

Lucrarea 1

COMPARATOARE

Structuri de comparatoare

1. Prezentare generală

Prin comparatoare se înțelege în general o categorie de circuite electronice capabile să genereze un răspuns binar în funcție de două mărimi analogice de intrare. Dacă se consideră una dintre ele mărimea de referință și cealaltă mărimea comparată răspunsul va fi un nivel de tensiune ridicat atunci când mărimea comparată este mai mare decât mărimea de referință și un nivel de tensiune scăzut în caz contrar.

Acest tip de circuite se pot obține relativ ușor dacă se exploatează amplificarea diferențială mare în buclă deschisă, a amplificatoarelor operaționale.

Presupunem schema din Fig. 1 în care pe intrarea inversoare a A.O. se aplică tensiunea de referință U_{ref} și pe intrarea neinversoare se aplica tensiunea de comparat U_1 .

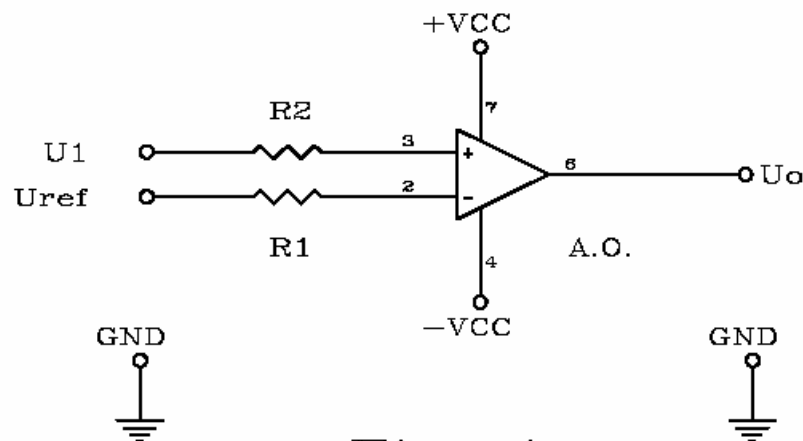


Fig. 1

Pentru o amplificare în buclă deschisă de 200.000 la o tensiune de alimentare de +/- 10V, ieșirea amplificatorului operațional se va satura la valoarea de aproximativ 8,5V atunci când tensiunea de comparat va depăși tensiunea de referință cu mai mult de 42,5μV și se va satura la valoarea de aproximativ - 8,5V atunci când tensiunea de comparat va fi mai mică decât tensiunea de referință cu aceiași 42,5μV.

În intervalul de 85μV aflat între cele două limite de mai sus ieșirea A.O. va funcționa liniar între - 8,5V și + 8,5V.

Se definește rezoluția unui comparator ca fiind intervalul de tensiune în interiorul căruia ieșirea își modifică tensiunea între $0,1U_{o\min}$ și $0,9U_{o\max}$ în cazul nostru rezoluția fiind de 68μV.

Un alt parametru important al comparatoarelor îl reprezintă timpul de răspuns. Se consideră timp de răspuns al comparatorului timpul în care ieșirea acestuia își modifică tensiunea de ieșire de la $0,1U_{o\min}$ la $0,9U_{o\max}$. De exemplu, pentru cazul studiat mai sus în cazul folosirii unui amplificator de tip βA741, având *slew-rate* de $0,5 \frac{V}{\mu s}$ timpul de răspuns va fi de:

$$0,8 * \frac{20[V]}{0,5 \frac{V}{\mu s}} = 32[\mu s]$$

Din exemplul de mai sus se observa ca utilizarea amplificatoarelor operaționale pe post de comparatoare prezintă avantajul unei bune rezoluții dar și dezavantajul unui timp de răspuns relativ mare.

În exemplul anterior s-a considerat un amplificator operațional uzual, de tip 741. Se produc însă și A.O. rapide cu *slew-rate* de ordinul a $50 \frac{V}{\mu s}$

Faptul ca A.O. folosesc în general tensiuni de alimentare diferențiale generând tensiuni de ieșire bipolare este un alt dezavantaj deoarece interfațarea cu diverse familii logice se face greoi.

În vederea eliminării neajunsurilor de mai sus s-a creat o subfamilie a circuitelor integrate analogice, care poartă chiar numele aplicației tipice pentru care a fost proiectată: **comparatoare**.

Comparatoarele se simbolizează grafic la fel ca și amplificatoarele operaționale, din care de altfel derivă, având două intrări (intrare diferențială) și în general o singură ieșire. Cele mai multe comparatoare se alimentează de la o singură sursă de tensiune dar există și comparatoare care necesită două surse de tensiune de alimentare (CLB 2711).

Marea majoritate a comparatoarelor au ieșire unipolară în vederea unei ușoare interfațări.

Cerințele impuse unui comparator ideal sunt următoarele:

- a. rezoluție cât mai bună (câți mai puțini μV);
- b. timp de răspuns cât mai mic;
- c. impedanța de intrare cât mai mare;
- d. impedanța de ieșire cât mai mică;
- e. curenți de polarizare ai intrarilor cât mai mici și compensati termic;
- f. ieșire monopolară, cât mai apropiată de zero pentru nivelul "jos";
- g. rejecție maximă a tensiunii de mod comun;
- h. rejecție maximă a tensiunii de alimentare;
- i. posibilitatea de a compara tensiuni în jurul valorii 0 V;
- j. posibilitate de alimentare nediferențială;
- k. consum de curent cât mai redus.

2. Circuitul βM 339

Unul dintre cele mai utilizate circuite integrate comparatoare este βM 339, cu variantele sale βM 2901 și βM 3302.

Aceste circuite integrate conțin patru comparatoare identice și un etaj comun de alimentare.

În vederea unei ușoare interfațări a ieșirii și pentru micșorarea consumului s-a ales un etaj final cu tranzistor NPN în clasă A de funcționare, cu colector în gol, creându-se și posibilitatea de a se realiza funcții logice cablate la ieșire, prin conectarea pe aceeași rezistență de sarcină a ieșirilor mai multor comparatoare (SI cablat).

Dintre caracteristicile notabile ale acestui circuit reținem următoarele:

- ↪ timp de răspuns de 1,3 μs ;
- ↪ câștig de tensiune în buclă deschisă 30.000;
- ↪ ieșire compatibilă direct cu familiile logice TTL, DTL, ECL, MOS și CMOS;
- ↪ curenți de intrare compensați în temperatură, de 45 nA ;
- ↪ tensiune de saturație a ieșirii de 250 mV la curent de sarcină de 4 mA ;
- ↪ posibilitate de alimentare atât din sursă simplă cât și din sursă diferențială
- ↪ consum de curent de 0,8 mA ;

Configurația terminalelor la circuitul integrat $\beta M 339$ este prezentată în figura de mai jos:

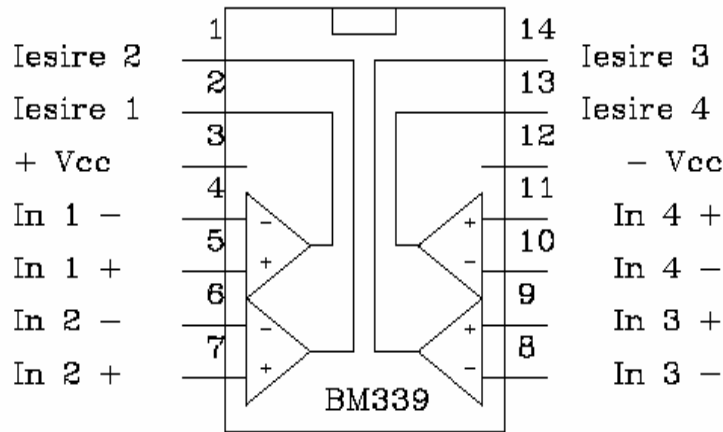


Fig. 2

3. Structura comparator neinversor

Principala aplicație a $\beta M 339$ este aceea de comparator, așa cum a fost descrisă în capitolul introductiv. Acest tip de aplicație este prezentată în Fig. 3. Se folosește numai $\frac{1}{4}$ dintr-o capsula.

Rezistorul R_1 împreună cu potențiometrul semireglabil R_2 formează un divizor de tensiune care aplică pe intrarea inversoare a comparatorului tensiunea de referință U_{ref} . Valoarea acestei tensiuni se poate calcula cu relația:

$$1. \quad U_{ref} = V_{CC} \frac{R_2}{R_1 + R_2},$$

Ieșirea comparatorului este de tip "colector în gol" și de aceea este necesară introducerea rezistenței de sarcină R_C .

R_C se dimensionează astfel încât să conducă $\frac{1}{10}$ până la $\frac{1}{5}$ din curentul maxim de ieșire al comparatorului

Pentru exemplul studiat, la tensiunea de alimentare de 12 V, s-a ales valoarea de 20 K Ω .

Tensiunea de comparat, U_i , se aplică pe intrarea neinversoare, deci se va obține la ieșire "1" logic ($12 V$) atunci când tensiunea de comparat este mai mare decât tensiunea de referință și "0" logic ($\approx 0V$) în caz contrar.

Un dezavantaj ce apare în funcționarea acestui circuit este dat de faptul ca dacă tensiunea de intrare este zgomotoasă în jurul valorii tensiunii de referință, ieșirea comparatorului poate avea tranzii multiple, ceea ce în anumite cazuri poate fi deranjant (de exemplu dacă se dorește transformarea unui semnal sinusoidal într-un semnal dreptunghiular de aceeași frecvență).

4. Comparatorul neinversor cu histerezis

Dezavantajul menționat mai sus este înlăturat de schema prezentată în Fig. 4-A, unde introducerea unei **reacții pozitive** prin rezistorul R_F dă montajului o caracteristică de histerezis axată în jurul tensiunii de referință, aceasta împiedicând bascularile multiple.

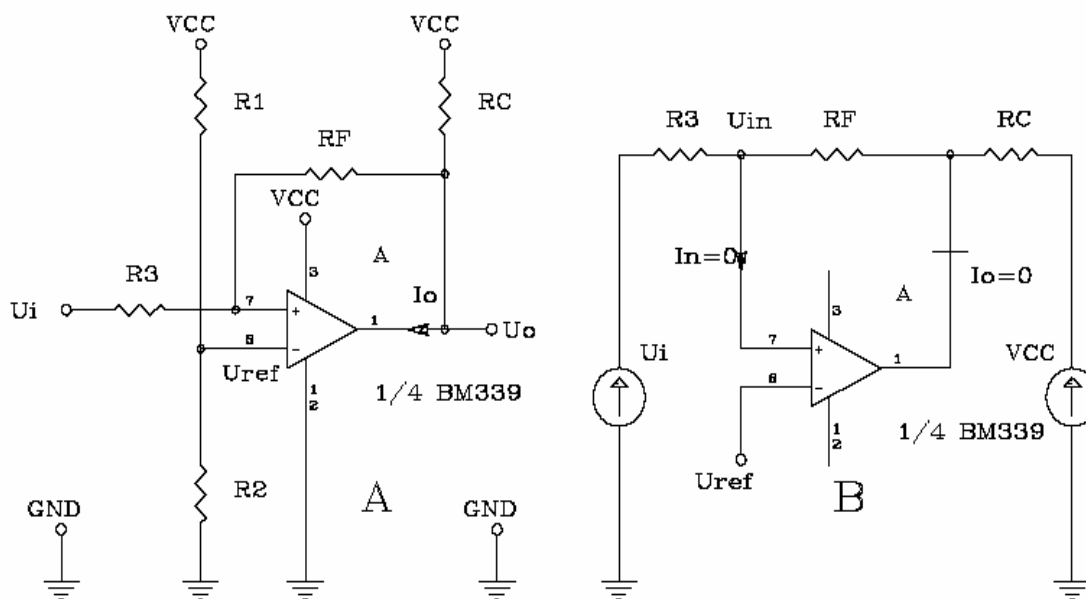


Fig. 4

În Fig. 4-B este prezentat circuitul echivalent din intrarea neinversoare pentru $U_{in} > U_{ref}$ și ținând cont de faptul că în această situație tranzistorul de ieșire din comparator este blocat, se poate calcula tensiunea de basculare U_{pj} , adică cea mai mare tensiune care aplicată la intrarea U_i a montajului determină bascularea jos a ieșirii.

Din condiția $U_{in} = U_{ref}$ se obține ecuația:

$$1. \quad U_i \frac{R_F + R_C}{R_F + R_C + R_3} + V_{CC} \frac{R_3}{R_F + R_C + R_3} = U_{ref}, \text{ de unde}$$

$$2. \quad U_i = \frac{U_{ref}(R_F + R_C + R_3) - V_{CC}R_3}{R_F + R_3}, \text{ daca } R_F \gg R_C, \text{ atunci:}$$

$$3. \quad U_i = \frac{U_{ref} R_3 (V_{CC} - U_{ref})}{R_F}$$

4. sau, notând U_{pj} această tensiune (tensiune de prag jos):

$$5. \quad U_{pj} = U_{ref} \frac{R_3}{R_F} (V_{CC} - U_{ref}).$$

Din formula 5. se observă că valoarea tensiunii de intrare U_i , pentru care tensiunea intrării neinvertoare devine mai mică decât U_{ref} și deci are loc bascularea ieșirii circuitului, notată U_{pj} , este mai mică decât U_{ref} , diferența fiind $\frac{R_3}{R_F}(V_{CC} - U_{ref})$, iar $V_{CC} > U_{ref}$.

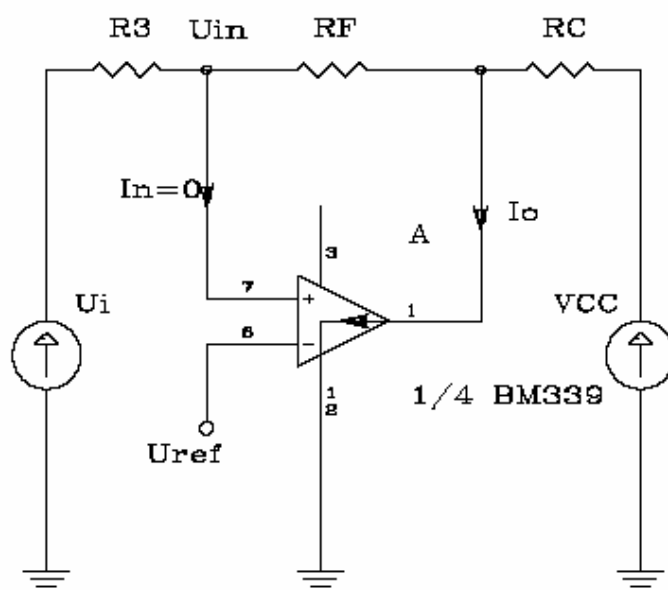


Fig. 5

În Fig. 5 este prezentat circuitul echivalent pentru $U_{in} < U_{ref}$, când tranzistorul de ieșire al comparatorului este saturat. Neglijând tensiunea de

saturație a acestuia se poate determina tensiunea de baculare superioară U_{ps} , tot din condiția $U_{in} = U_{ref}$:

$$6. \quad U_{in} = U_i \frac{R_3}{R_F} = U_{ref}$$

7. $U_i = U_{ref} \frac{R_F}{R_3}$, sau, notând U_{ps} această tensiune (de prag sus):

$$8. \quad U_{ps} = U_{ref} \frac{R_F}{R_3}$$

Deoarece $R_F > R_3$, $U_{ps} > U_{ref}$, diferența fiind $U_{ref} \left(1 - \frac{R_3}{R_F}\right)$.

Se constată apariția unui histerezis axat pe U_{ref} , lățimea zonei de memorie fiind:

$$9. \quad \Delta H = U_{ps} - U_{pj} = U_{ref} \frac{R_F}{R_3} \left(\frac{R_F + R_3}{R_F} + V_{CC} \frac{R_3}{R_F} \right)$$

Se obține caracteristica $U_o = f(U_i)$ din Fig. 6-A, în care se prezintă funcția de comparator neinversor cu histerezis a montajului prezentat anterior.

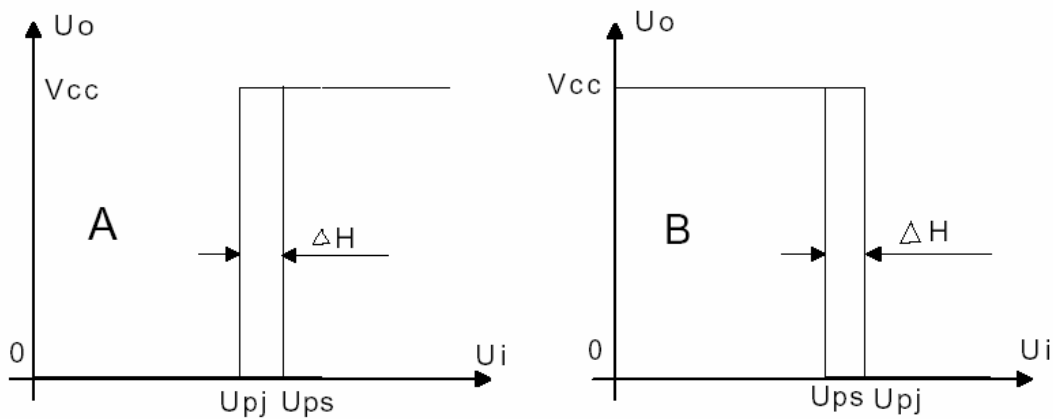


Fig. 6

5. Comparatorul inversor cu histerezis

În unele aplicații este necesară obținerea caracteristicii de comparator **inversor** cu histerezis prezentată în Fig. 6-B.

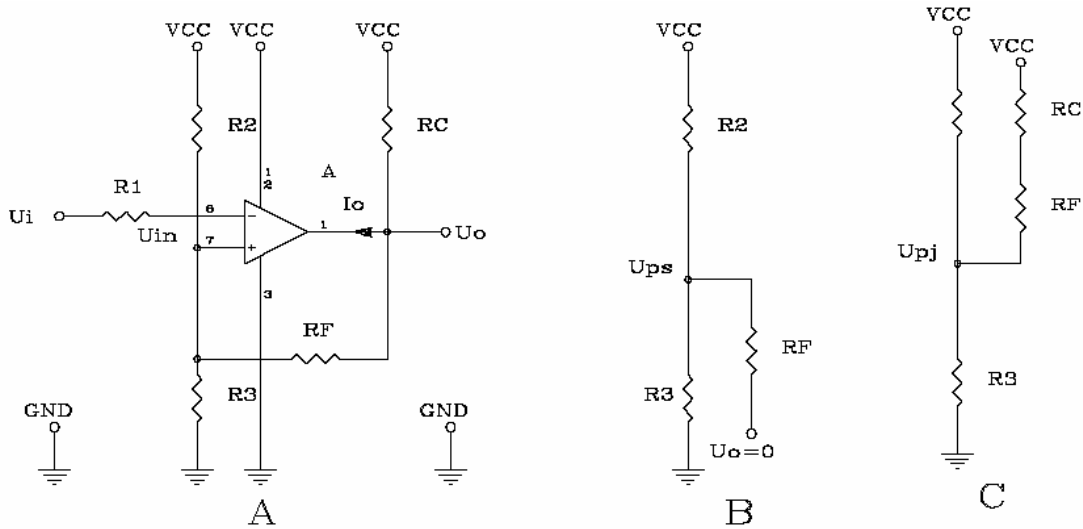


Fig. 7

Această caracteristică se obține cu schema din Fig. 7, în care semnalul de comparat se aplică pe intrarea inversoare iar semnalul de referință este aplicat pe intrarea neinversoare a comparatorului.

Se poate observa și aici existența reacției pozitive folosită pentru obținerea histerezisului, realizată cu ajutorul rezistorului R_F , conectat de la ieșire la intrarea neinversoare.

Valorile tensiunilor de prag jos, prag sus și lățimea ΔH a histerezisului se obțin cu ajutorul formulelor de mai jos:

1.
$$U_{ps} = V_{CC} \frac{\frac{R_F * R_3}{R_F + R_3}}{\frac{R_F * R_3}{R_F + R_3} + R_2} = V_{CC} \frac{R_F * R_3}{R_F * R_3 + R_F * R_2 + R_2 * R_3}$$
2.
$$U_{pj} = V_{CC} \frac{R_3}{(R_F + R_C) * R_2} = V_{CC} \frac{R_3 * (R_F + R_C) + R_3 * R_2}{R_2 * (R_F + R_C)}$$
3.
$$\Delta H = U_{pj} - U_{ps}$$

Dacă $R_C \ll R_F$ atunci formulele de mai sus se pot simplifica prin eliminarea lui R_C .

6. Circuitul comparator cu fereastră

Există aplicații în care este necesară compararea simultană a tensiunii de intrare cu două tensiuni de referință, pentru a verifica dacă tensiunea de intrare se încadrează între cele două limite, maximă și minimă.

Pentru acest tip de aplicații există o structură specială de schemă, numită "comparator cu fereastră", prezentată în Fig. 8.

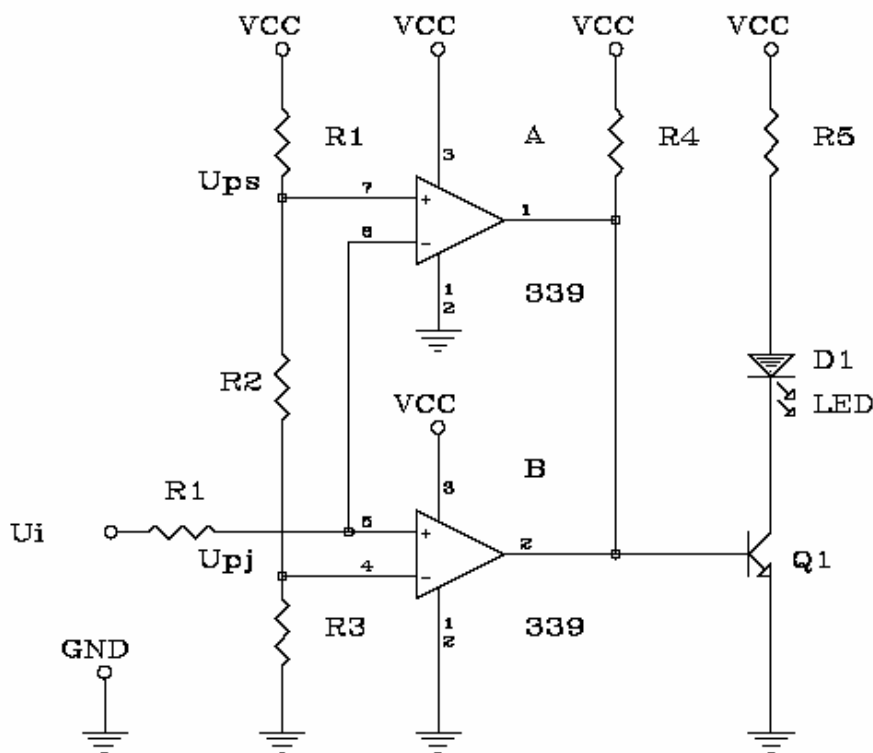


Fig. 8

Din schemă rezultă că semnalul de intrare este aplicat simultan pe intrarea inversoare a comparatorului A și pe intrarea neinversoare a comparatorului B.

Rezistoarele R_1 , R_2 și R_3 formează un divizor rezistiv în scară care furnizează tensiunile U_{ps} și U_{pj} ce sunt aplicate pe intrarea neinversoare a comparatorului A, respectiv pe intrarea inversoare a comparatorului B.

Dacă tensiunea de intrare U_i este cuprinsă între U_{pj} și U_{ps} tranzistoarele de ieșire ale celor două comparatoare sunt blocate și ca urmare a modului de conectare a ieșirilor (similar conexiunii SI cablat de la circuitele logice) în baza tranzistorului Q_1 se injectează curent prin rezistorul R_4 , ceea ce duce la saturarea acestuia și deci la aprinderea *L.E.D.*-ului indicator D_1 , pe circuitul $+V_{CC}$, R_5 , D_1 , Q_1 saturat, GND .

În cazul în care $U_i < U_{pj}$, ieșirea comparatorului B este saturată și ca urmare blochează tranzistorul Q_1 , deci *L.E.D.* -ul D_1 este stins.

În mod similar, dacă $U_i > U_{ps}$ ieșirea comparatorului A este saturată și deci Q_1 este blocat iar *L.E.D.* -ul stins.

Relațiile de proiectare ale acestui montaj sunt următoarele:

$$1. \quad U_{ps} = V_{CC} \frac{R_2 + R_3}{R_1 + R_2 + R_3};$$

$$2. \quad U_{pj} = V_{CC} \frac{R_3}{R_1 + R_2 + R_3};$$

$$3. \quad I_{LED} = \frac{V_{CC} - U_{F_{LED}} - V_{CEsatQ_1}}{R_5};$$

$$4. \quad I_{BQ_1} = K \frac{I_{LED}}{\beta_{minQ_1}}$$

K este un coeficient de saturație; în mod uzual $1,1 < K < 2$.

$$5. \quad R_4 = \frac{V_{CC} - U_{BEsatQ_1}}{I_{BQ_1}}.$$

L.E.D. -ul D_1 va fi aprins dacă este respectată condiția $U_{ps} > U_1 > U_{pj}$.

Un exemplu de utilizare a acestui tip de montaj este circuitul de verificare a tensiunii de alimentare a circuitelor integrate TTL. În acest caz se vor folosi pentru U_{pj} și U_{ps} valorile 4,75 V respectiv 5,25 V.

7. Modul de lucru

Pe placa de circuit imprimat este realizat montajul din Fig. 9.

1. Se identifică montajul și se notează valorile componentelor folosite.
Fig. 9.

2. Se alimentează montajul cu 12 V de la o sursă de tensiune stabilizată.

3. Se aplică la intrarea U_{i1} o tensiune continuă reglabilă în intervalul 0V ... + 10V de la o sursă stabilizată și se ridică graficul $U_{o1} = f(U_{i1})$, determinând cu exactitate valoarea U_{i1} pentru care ieșirea circuitului integrat basculează. Se măsoară tensiunea U_{R3} .

4. Se aplică la intrarea U_{i2} o tensiune continuă, reglabilă în intervalul 0V ... + 10V de la o sursă stabilizată. Se ridică graficul $U_{o2} = f(U_{i2})$, determinând cu exactitate valoarea U_{i2} pentru care ieșirea circuitului integrat

basculează atunci când tensiunea de intrare crește de la 0 la + 10V precum și valoarea U_{I_4} pentru care ieșirea basculează atunci când tensiunea de intrare scade de la + 10V la 0. Se măsoară U_{ref} pentru tensiunile de intrare de 0V și 10V.

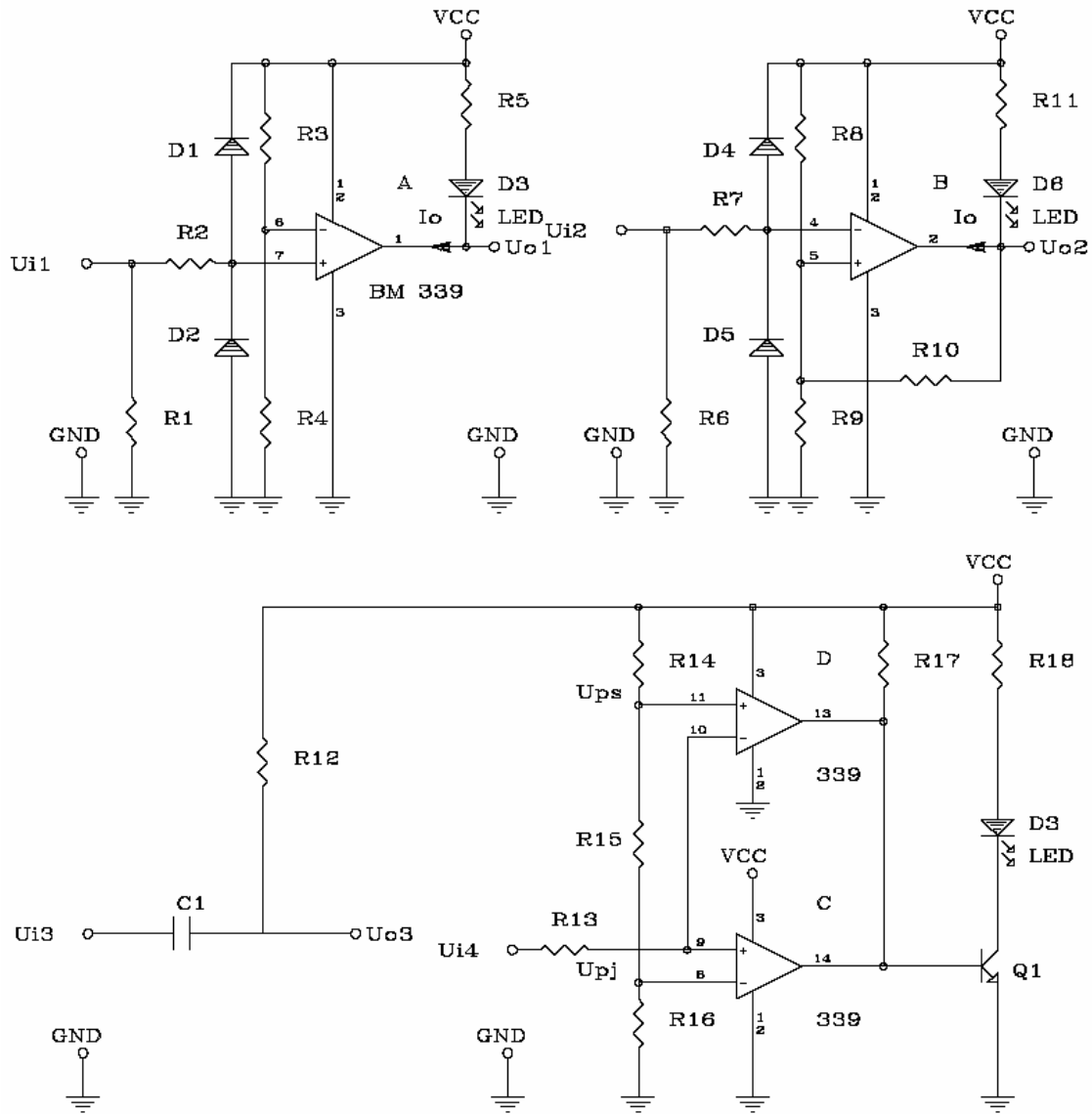


Fig. 9

5. Se realizeaza legătura $U_{o3} - U_{i2}$ și se aplică la intrarea U_{i3} o tensiune sinusoidală cu frecvența de 1 kHz cu diferite amplitudini vizualizând cu osciloscopul ieșirea U_{o2} . Se explică funcționarea montajului.

6. Se calculează U_{pj} și U_{ps} cu ajutorul formulelor din partea de teorie și se compară cu rezultatele obținute prin măsurători. Se explică diferențele apărute.

7. Se verifică funcționarea comparatorului cu fereastră conform explicațiilor teoretice, aplicând la intrarea U_{i4} tensiuni continue în intervalul $0V \dots + 10V$. Se măsoară principalele valori de tensiuni și curenți care apar în funcționarea schemei și se compara cu cele obținute prin calcul folosind relațiile de proiectare și valorile din schemă.

8. Se ridică graficele $U_{BEQ_1} = f(U_{i4})$ și $U_{CEQ_1} = f(U_{i4})$.